# **EUROPEAN PATENT OFFICE**

# Patent Abstracts of Japan

PUBLICATION NUMBER

07159485

PUBLICATION DATE

23-06-95

APPLICATION DATE

: 06-12-93

APPLICATION NUMBER

: 05304935

APPLICANT: HITACHI LTD;

INVENTOR: MIYAMOTO SEIJI:

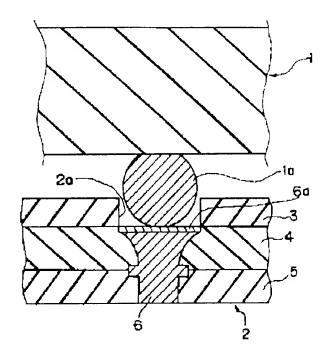
INT.CL.

: G01R 31/26 G01R 1/073 H01L 21/66

TITLE

: TEST BOARD FOR SEMICONDUCTOR

DEVICE



ABSTRACT: PURPOSE: To surely and electrically connect a test board for semiconductor devices of a flip chip system to a semiconductor device without performing solder reflow.

> CONSTITUTION: The ceramic layer 3 of the test board 2 used for screening a conductor deice 1 is provided with holes 2a in which CCB bumps la stuck to the electrodes of the device 1 are put and electrodes 6 are formed below the holes 2a. The electrical connection between the bumps 1a stuck to the device 1 and the electrodes 6 of the test board 2 is obtained by putting the bumps 1a in the holes 2a formed in the ceramic layers 3 on the surface of the board 2 as if the bumps 1a are dropped in the holes 2a and pressing the device 1 against the board 2.

COPYRIGHT: (C)1995,JPO

# (19:日本国特許庁 (JP) (12) 公開特許公報 (A)

## (11)特許出願公開番号

## 特開平7-159485

(43)公開日 平成7年(1995)6月23日

(51) Int.Cl. <sup>6</sup>		識別記号	庁内整理番号	FI	技術表示箇所
G 0 1 R	31/26	J			
	1/073	D			
H01L	21/66	В	7630 - 4M		

審査請求 未請求 請求項の数3 〇L (全 5 頁)

特願平5-304935 (21)出願番号

(22)出願日 平成5年(1993)12月6日 (71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 宮本 誠司

東京都青梅市今井2326番地 株式会社日立

製作所デバイス開発センタ内

(74)代理人 弁理士 筍井 人和

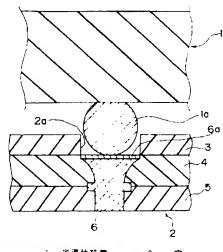
(54)【発明の名称】 半導体装置のテストポード

#### (57)【要約】

【目的】 フリップチップ方式の半導体装置に用いられ るテストポードであって、半田リフローを行うことな 1、確実に電気的接続を得る。

【構成】 半導体装置1のスクリーニング用のテストポ ード2のセラミック層3には、半導体装置1の電極と接 着されている複数のCCBパンプ1aと嵌合した位置に 穴2aが設けられ、それらの穴2aの下部に電極6が形 成されている。半導体装置1に接着しているCCBパン ブ1aをテストポード2の表面のセラミック層3に形成 された穴2 a に落とし込むように嵌合させ、圧力をかけ ることによりCCBパンプ1 a とテストポード2の電極 6との電気的接続を得る。

## 图 1



1:半導体装置

#### 【特許請求の範囲】

【請求項1】 フリップチップ方式の半導体装置のテス トポードであって、前記テストポードに、前記半導体装 置のCCBパンプが嵌合される穴が設けられ、前記穴の 下部に電極が設けられたことを特徴とする半導体装置の テフトポード。

【請求項2】 前記ポケット状の電極の表面に、突起が 設けられたことを特徴とする請求項1記載の半導体装置 **ヴァフトボード。** 

イヤよりなることを特徴とする請求項2記載の半導体装 置のテストポード。

#### 【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、半導体装置のスクリー エングに用いられるテストポードに関し、特に、CCB (Controlled Collapse Bond 1 ng) パンプを介して外部電極と接続されるフリップ チュプ方式の半導体装置のスクリーニングに用いられる テストポードに適用して有効な技術に関するものであ 20 以下のとおりである。

### [00002]

【従来の技術】この種の半導体装置のスクリーニングの 場合は、テストポードを用いることによって行ってい

【0003】このテストポードの上面には、半導体装置 む外部接続用の突起状の電極であるCCBパンプと対応 した位置に電極が設けられており、これらの電極は、そ れぞれテストポードの下面に設けられた電極と導通して

【0004】スクリーニング時の半導体装置とテストポ 一ドとの接着は、フラックスが塗布されたテストポード の上面の電極に、半導体装置の電極であるCCBパンプ を接合させ、半田リフローを行うことにより接着させ る。その後、テストポードのフラックス洗浄を行い、下 面に設けられている電極に、導電性のニードル状のピン などを接触させ、スクリーニングを行っている。

【(11)()5】また、このスクリーニングが終了した半導 体装置には、テストポードを熱的に剥離後、半田除去を 行い、再度、新しいCCBバンブが接着させられ、製品 40 出荷が行われる。

## [0006]

【発明が解決しようとする課題】ところが、上記のよう な従来技術の半導体装置のテストポードでは、半導体装 置の多ピン化が進むにつれて、半導体装置のCCBパン プとデストポードの電極とを接合させるための位置合わ せが困難となり、位置認識カメラなどによってアライメ >修正を行わなければならない。

【0007】また、半田リフローを使用することによ L 75... A

ニング終了後の半田除去作業、半導体装置へのCCBバ ンプの付け直しなどが必要となり、工数およびコストが 増加してしまう。

【0008】さらに、このテストポードの電極は、表面 に金めっきが施されたニッケルよりなり、半田を繰り返 し行うことにより、このニッケル層が半田との反応で徐 々に無くなっていってしまい、数回から十回程度で使用 することができなくなってしまう。

【0009】本発明の目的は、フリップチップ方式の半 【請求項3】 前記突起が、ワイヤボンディング用のワ 10 導体装置に用いられるテストボードにおいて、半田リフ ローを行うことなく、確実に電気的接続が得られること ができるフリップチップ方式の半導体装置のテストボー ドを提供することにある。

> 【0010】本発明の前記ならびにその他の目的と新規 な特徴は、本明細書の記述および添付図面から明らかに なるであろう。

#### (0011)

【課題を解決するための手段】本願において開示される 発明のうち、代表的なものの概要を簡単に説明すれば、

【0012】すなわち、請求項1記載の発明は、フリッ プチップ方式の半導体装置のテストポードに、半導体装 置のCCBパンプが嵌合される穴が設けられ、その穴の 下部に電極が設けられたものである。

【0013】また、請求項2記載の発明は、半導体装置 のCCBパンプが嵌合されるポケット状の電極の表面 に、突起が設けられたものである。

【0014】さらに、請求項3記載の発明は、その突起 が、ワイヤポンディング用のワイヤよりなるものであ 30 る。

## [0015]

【作用】上記のような構成の半導体装置のテストポード によれば、半導体装置のCCBパンプが嵌合される穴に より、容易に半導体装置の位置決めを行うことができ

【0016】また、半田リフローを行わず、半導体装置 のCCBパンプとテストポードの電極との機械的接触だ けで電気的接続を行うことができる。

【0017】それによって、フラックスの塗布、フラッ クス洗浄およびテスト終了後の半田除去作業などが不要 となり、テストポードを何度でも再使用することがで き、工数およびコストを削減することができる。

#### [0018]

【実施例】以下、本発明の実施例を図面に基づいて詳細 に説明する。

【0019】(実施例1)図1は、本発明の実施例1に よるフリップチップ方式の半導体装置が搭載されたテス トポードの電極の要部拡大断面図、図2は、本発明の実 施例1によるフリップチップ方式の半導体装置が搭載さ カたニフトギ

によるフリップチップ方式の半導体装置が搭載されたデストポードを用いたスクリーニング装置の模式側面図で \*\*\*

【0020】本実施例1において、フリップチップ方式 の半導体装置1のスクリーニング用のデストポード2 は、表面からセラミック層3、セラミック層4およびセラミック層5の3層のセラミック層からなっており、セラミック層3には、半導体装置1の突起状の電極である 複数心CCBパンプ1aと嵌合した位置に穴2aが設けられている。

【(0)21】また、それらの穴2aの下部には、電極6が形成されている。この電極6は、たとえばタングステンにより形成され、その上部には、たとえば金めっき6aが施されている。

【(0022】そして、穴2aの下部に形成されている電極6は、セラミック層5の下面からセラミック層4上面と同一の高さまで形成されている。

【0023】また、このテストポード2の製造方法は、 アルミナなどの焼結前のセラミックである3層のグリー レミートに、生導体装置1のCCBパンプ1aと嵌合し 20 た所定で位置に、所定の形状のスルーホールを設ける。

【0024】次に、所定の形状のスルーオールが設けられたセラッミク層4およびセラミック層5のグリーンシートを積層させる。この積層したセラミック層4,5のフルーボールに、電極となるタングステンペーストなどを埋め込む。その後、セラミック層3となるグリーンシートをさらにその上層に積層し、境結させる。

 【0.0.2.5】 そして、焼結したタングステンペーストの
 同様にエードル表面に電解めっきなどによって、金めっきらるを施す。
 Bパンプ1al Bパンプ1al ることになる。

 まが形成され、セラッミク層3のスルーホールにはCC
 【0.0.3.7】 る

 Bパンプ1aが嵌合される穴2aが形成されたことにな
 Bパンプ1aの Bパンプ1aの Bパンプ1aの Elitabuta

【0026】次に、本実施例の作用について説明する。

【① 0 2 7】半導体装置 1 の深起状の電極である C C B パンプ 1 a をデストポード 2 の表面のセラミック層 3 に 形成された穴 2 a に落とし込むように嵌合させることに より、 C C B パンプ 1 a とデストポード 2 の電極 6 とが 容易に取り付けられる。

【0 0 2 8】また、この半導体装置1のスクリーニング 40 は、図3に示すように、スクリーニング用台7の間に設 けられた、たとえば、フッ素樹脂やセラミックのメッシュ状の半導体装置固定板8上にデストポード2に嵌合さ せた半導体装置1を置き、テストポードの裏面の電極6 を導電性のニードル9によって押さえつけるように接触 させる。

【ロロ29】このニードル9はスクリーニング用のテスタ(図示せず)に接続され、所定の信号がニードル9を介して半導体装置1に入出力されることによりスクリーニングが行われる。

【0030】そして、ニードル9に押さえつけられることにより、CCBパンプ1aとテストポードでおよびニードル9は、充分な電気的接続が得られることができる。また、このスクリーニング時には、半導体装置固定板8に、不活性ガスなどの冷却用溶媒10を吹き付けることにより半導体装置1を冷却することができる。

【0031】それによって、本実施例1では、半田リフローを行うことなく、半導体装置1とデストポード2の電気的接続が容易に短時間で行うことができる。

7 【0032】また、半導体装置1とテストポード2の接続が機械的接続だけであるので、テストポード2を何度でも再使用することができる。

【0033】(実施例2)図4は、本発明の実施例2によるフリップチップ方式の半導体装置が搭載されたモストポードの電極の要部拡大断面図である。

【0034】本実施例2においては、フリップチップ方式の半導体装置1とテストポード2との電気的接続をさらに確実にするために、セラミック層4の表面まで形成されているCCBパンプ1aと嵌合した位置に設けられている電極6の中央部に突起11を設ける。

【0035】この突起11は、ワイヤボンディング技術を用いることにより、たとえば、ボンディング用のワイヤであるアルミニウム製のワイヤを電極6の中央部にボンディングさせ、セラミック層3の厚みよりも短い、所定の長さで切断を行う。

【0036】そして、半導体装置1のCCBバンプ1aを穴2aに落とし込むように嵌合させ、前記実施例1日間様にエードル9により圧力を加えることによってCCBパンプ1aに突起11が突き刺さり、電気的接続を得ることになる。

【0037】それによって、本実施例とによれば、じじ Bパンプ1aの高さや位置のばらつきが大きい半導体装置1においても、半導体装置1とデストポードとの接続が、半田リフローを行うことなく機械的接続だけで確実に、短時間で電気的接続を得ることができる。

【0038】また、半導体装置1とデストポード2の接続が機械的接続だけであるので、デストポード2を何度でも再使用することができる。

【0039】以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものでなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0040】たとえば、テストボード2の材料は、セラミック以外でも良く、ガラスエボキシなどのプリント配線基板用の材料を用いても効果は同様である。

【0041】また、前記実施例1、2のテストポード2の穴2aおよび電極6を半導体チップの電極に接着されているCCBパンプ1aに嵌合されるように設けることにより、パッケージ成形前の半導体チャプのスクリーニングを行うこともできる。

5

[0042]

【発明の効果】本願によって開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、 以下のとおりである。

【0043】(1) 本発明によれば、半田リフローを行うことなく、デストポードと半導体装置のCCBバンプとの電気的接続を容易に確実に得ることができる。

[0044] (2) また、本発明では、上記(1) により、CCBパンプとテストポードの電極とを接触させるための位置認識カメラなどによるアライメン修正および 10半田リフロー工程に伴うフラックスの塗布、フラックス洗浄およびテスト終了後の半田除去作業、CCBパンプの付け直し作業が不要となり、工数およびコストを削減できる。

【0045】(3) さらに、本発明においては、半田を繰り返し行うことによる半田と電極との化学反応によって電極が削減することが無くなり、テストポードを何度でも使用することができる。

【図面の簡単な説明】

【図1】 本発明の実施例1によるフリップチップ方式の 20 半導体装置が搭載されたテストポードの電極の要部拡大 断面図である。

【図2】本発明の実施例1によるフリップチップ方式の

半導体装置が搭載されたテストポードの側面図である。

【図3】本発明の実施例1によるフリップチップ方式の 半導体装置が搭載されたテストポードを用いたスクリー ニング装置の模式側面図である。

【図4】本発明の実施例2によるフリップチップ方式の 半導体装置が搭載されたテストポードの電極の要部拡大 断面図である。

【符号の説明】

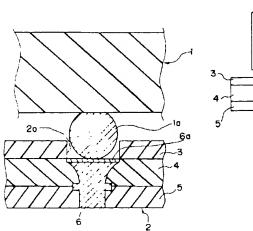
- 1 半導体装置
- 10 1a CCBパンプ
  - 2 テストポード
  - 2 a 穴
  - 3 セラッミク層
  - 4 セラッミク層
  - 5 セラミック層
  - 6 電極
  - 6 a 金めっき
  - 7 スクリーニング用台
  - 8 半導体装置固定板
  - 9 ニードル
    - 10 冷却用溶媒
    - 11 突起

[[3]]

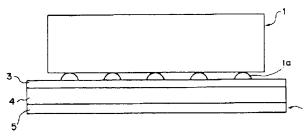
图 1

[図2]

图 2



1:半導体装置 2 a . 穴



[図3]

**X** 3





